

**Istruzioni:**

- Controllate che il vostro compito sia composto da 6 pagine. Inserite il vostro nome nella prima pagina del compito.
- La prova consiste in 12 domande da completare in **120 minuti**.
- Per ogni domanda è indicato il punteggio in trentesimi usato per la valutazione.
- Chi deve sostenere soltanto la parte di “laboratorio” o soltanto “teoria” risponde alle domande della sola parte di proprio interesse.

**TEORIA**

- (4<sup>pts</sup>) 1. Riportare nella seguente tabella la corrispondente configurazione binaria su 8 bit di ciascun numero indicato nella prima colonna. Qualora la codifica non sia possibile ciò deve essere indicato esplicitamente.

Decimale	Binario con segno	Complemento a 2	Eccesso 128
-23			
-124			
-255			
23			
124			
255			

4 pts

- (4<sup>pts</sup>) 2. Dati i numeri esadecimali  $A = 0xC3180000$  e  $B = 42760000$  interpretarli come numeri floating point in standard IEEE754 in singola precisione e scriverne il valore in decimale.

4 pts

- (4<sup>pts</sup>) 3. Discutere le caratteristiche e vantaggi/svantaggi delle memorie statiche e dinamiche.

4 pts

- (4<sup>pts</sup>) 4. Descrivere l'organizzazione ed il funzionamento di una bus di sistema e la sua relazione con i dispositivi di output.

4 pts

- (4<sup>pts</sup>) 5. Descrivere il concetto di *formato di istruzioni* indicandone le caratteristiche salienti e le parti costituenti.

4 pts

- (4<sup>pts</sup>) 6. Descrivere le possibili modalità di progettazione della logica di controllo di una CPU.

4 pts

- (4<sup>pts</sup>) 7. Si consideri un sistema con una cache di 256 byte, set-associativa con 16 set. Un indirizzo è composto da 16 bit con il campo *tag* composto da 9 bit.

4 pts

- Specificare il numero di blocchi nella cache.
- Specificare la grandezza del campo *set* e *word*.
- Disegnare un semplice diagramma di come la cache è organizzata e descrivete i differenti campi di indirizzo usati.
- In quale set un byte di indirizzo  $3333_{16}$  verrà contenuto in cache? In che byte del blocco?

(4<sup>pts</sup>) **8.** Descrivere il parallelismo a livello di istruzione e il parallelismo a livello di processore.

4 pts

## LABORATORIO

- (4<sup>pts</sup>) **9.** Progettare l'automa a stati finiti, e le corrispondenti tabelle di verità, per modellare un circuito sequenziale di Mealy, con due bit ingressi  $A_0$  e  $A_1$ , e due uscite  $B_0$  e  $B_1$ .  
Se per tre cicli di seguito,  $A_0 \text{ xor } A_1 = 1$ , allora  $B_0 = 0$  e  $B_1 = 1$ .  
In corrispondenza del primo o del secondo ciclo, durante il quale si osservi che  $A_0 \text{ xor } A_1 = 1$ , allora  $B_0 = 1$  e  $B_1 = 0$ .  
Se  $A_0 \text{ and } A_1 = 1$ , allora  $B_0 = 1$  e  $B_1 = 1$ .  
Se  $A_0 \text{ or } A_1 = 0$ , allora  $B_0 = 0$  e  $B_1 = 0$ .

4 pts

- (4<sup>pts</sup>) **10.** Definire la tabella di verità di un circuito combinatorio che riceve in input 2 numeri binari A e B senza segno,  $A = \langle a_1, a_0 \rangle$  e  $B = \langle b_1, b_0 \rangle$ , effettua la sottrazione, e da come risultato un numero binario in modulo e segno  $C = \langle s, c_1, c_0 \rangle$  dove  $s = 1$  se il risultato è negativo, e  $s = 0$  altrimenti. Ad esempio, se  $A = 10$  e  $B = 11$ , allora  $C = 101$ . Quali sono le espressioni minimizzate che calcolano  $c_0, c_1$  ed  $s$  in funzione di  $a_1, a_0, b_1, b_0$ ? Si disegni il circuito corrispondente.

4 pts

- (4<sup>pts</sup>) **11.** Che differenza c'è tra un semplice latch clockato e un flip-flop? Che problema potremmo avere ad usare un latch in un circuito sequenziale sincrono?

4 pts

- (4<sup>pts</sup>) **12.** Come è fatto e a cosa serve un multiplexer? Come lo si usa per realizzare una funzione logica arbitraria?

4 pts

## Soluzioni

1.

Decimale	Binario con segno	Complemento a 2	Eccesso 128
-23	1001 0111	1110 1001	0110 1001
-124	1111 1100	1000 0100	0000 0100
-255	non possibile	non possibile	non possibile
23	0001 0111	0001 0111	1001 0111
124	0111 1100	0111 1100	1111 1100
255	non possibile	non possibile	non possibile

□

2. La rappresentazione binaria di A e'  $A = 1100\ 0011\ 0001\ 1000\ 0000\ 0000\ 0000\ 0000$ , da cui ricaviamo  $s_A = 1$ ,  $e_A = 134 - 127 = 7$  e  $m_A = 1.0011_2$ . Per cui, A rappresenta in standard IEEE754 il  $-1.0011_2 * 2^7 = -10011000_2 = -152_{10}$ .

La rappresentazione binaria di B e'  $B = 0100\ 0010\ 0111\ 0110\ 0000\ 0000\ 0000\ 0000$ , da cui ricaviamo  $s_B = 0$ ,  $e_B = 132 - 127 = 5$  e  $m_B = 1.111011_2$ . Per cui, B rappresenta in standard IEEE754 il numero  $1.111011_2 * 2^5 = 111101.1_2 = 61.5_{10}$ .

□

3. *Vedere libro di testo e materiale fornito.*

□

4. *Vedere libro di testo e materiale fornito.*

□

5. *Vedere libro di testo e materiale fornito.*

□

6. *Vedere libro di testo e materiale fornito.*

□

7. Gli indirizzi sono composti da 9 bit di *tag*, 4 bit di *set* e 3 bit di *word*.  $9+3+4=16$ . Questo si ricava conoscendo che ci sono  $16 = 2^4$  set nella cache.

Poichè in ogni set ci sono 16 byte, e disponiamo di 3 bit per indirizzare il byte all'interno della parola, possiamo considerare ogni set come composto da due linee di 8 byte ognuna. Le linee (o blocchi) sono quindi  $16*2=32$ .

L'indirizzo esadecimale  $3333_{16}$  rappresenta  $(0011001100110011)_2$ . Da qui il tag è 001100110, il set è 0110, e la word 011. Il byte cercato è nel set 6. Terzo byte.

□

8. *Vedere libro di testo e materiale fornito.*

□

9. L'automa ha 3 stati. Ogni stato corrisponde al fatto di aver osservato una sottosequenza lunga 0, 1 o 2 elementi. Ogni elemento della sottosequenza e' una coppia  $(A_0, A_1)$ , tale che  $A_0 \text{ xor } A_1 = 1$ .

Vedere le Figure 1 e 2. Per i tre stati sono necessari 2 bit:  $S_0 \rightarrow (s_0, s_1) = 00$ ,  $S_1 \rightarrow (s_0, s_1) = 01$ ,  $S_2 \rightarrow (s_0, s_1) = 10$

□

10. Le tabelle di verità e la mappa di Karnaugh della soluzione sono mostrate in Figura 3 e 4. Le espressioni booleane per calcolare l'output sono:  $c_0 = \bar{a}_0 b_0 + a_0 \bar{b}_0$ ,  $c_1 = \bar{a}_1 \bar{a}_0 b_1 + \bar{a}_1 b_1 b_0 + a_1 a_0 \bar{b}_1 + a_1 \bar{b}_1 \bar{b}_0$ ,  $s = \bar{a}_1 b_1 + \bar{a}_0 b_1 b_0 + \bar{a}_1 a_0 b_0$

□

11. *Vedere libro di testo e materiale fornito.*

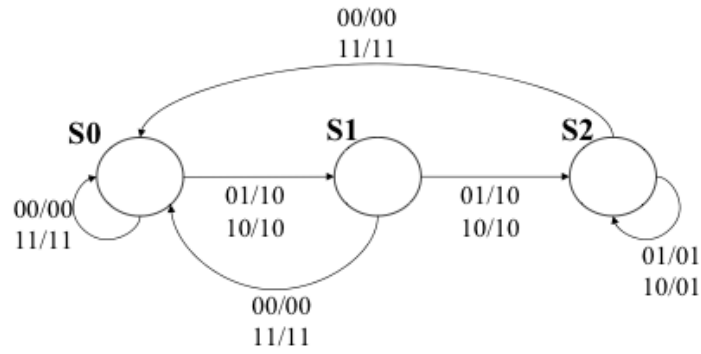


Figura 1: Soluzione esercizio 9

s0	s1	A0	A1		s0	s1		
0	0	0	0		0	0		
0	0	0	1		0	1		
0	0	1	0		0	1		
0	0	1	1		0	0		
0	1	0	0		0	0		
0	1	0	1		1	0		
0	1	1	0		1	0		
0	1	1	1		0	0		
1	0	0	0		0	0		
1	0	0	1		0	1		
1	0	1	0		0	1		
1	0	1	1		0	0		
1	1	0	0		X	X		
1	1	0	1		X	X		
1	1	1	0		X	X		
1	1	1	1		X	X		

s0	s1	A0	A1		B0	B1
0	0	0	0		0	0
0	0	0	1		1	0
0	0	1	0		1	0
0	0	1	1		1	1
0	1	0	0		0	0
0	1	0	1		1	0
0	1	1	0		1	0
0	1	1	1		1	1
1	0	0	0		0	0
1	0	0	1		0	1
1	0	1	0		0	1
1	0	1	1		1	1
1	1	0	0		X	X
1	1	0	1		X	X
1	1	1	0		X	X
1	1	1	1		X	X

Figura 2: Tabelle per l'output e lo stato futuro, esercizio 9

12. Vedere libro di testo e materiale fornito.

□

□

A	B	C	a1	a0	b1	b0	s	c1	c0
0	0	0	0	0	0	0	0	0	0
0	1	-1	0	0	0	1	1	0	1
0	2	-2	0	0	1	0	1	1	0
0	3	-3	0	0	1	1	1	1	1
1	0	1	0	1	0	0	0	0	1
1	1	0	0	1	0	1	0	0	0
1	2	-1	0	1	1	0	1	0	1
1	3	-2	0	1	1	1	1	1	0
2	0	2	1	0	0	0	0	1	0
2	1	1	1	0	0	1	0	0	1
2	2	0	1	0	1	0	0	0	0
2	3	-1	1	0	1	1	1	0	1
3	0	3	1	1	0	0	0	1	1
3	1	2	1	1	0	1	0	1	0
3	2	1	1	1	1	0	0	0	1
3	3	0	1	1	1	1	0	0	0

Figura 3: Tabelle esercizio 10

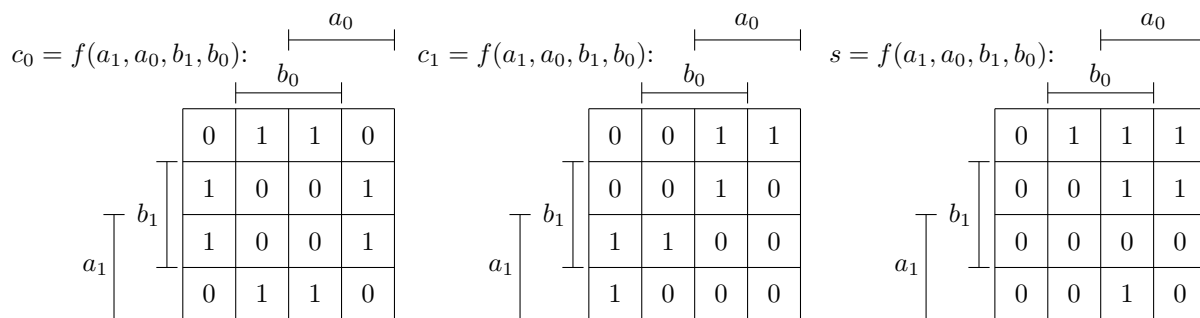


Figura 4: Mappe di karnaugh, esercizio 10